

基于光照-反射模型的图像增强算法的 FPGA 设计^①

黄巧洁^{②*} 邓华秋^{**} 刘建成^{*}

(^{*} 广东农工商职业技术学院智能工程学院 广州 510507)

(^{**} 华南理工大学物理与光电学院 广州 510640)

摘 要 针对视频图像增强处理的应用需求及视频图像场景的多样化特点,给出了一种基于光照-反射模型的低照度图像增强算法及其硬件实现。首先,基于光照-反射模型将亮度图像分解为照度分量、反射分量,并对估计的照度分量进行非线性调节,合成新的亮度图像;然后,引入调整系数对光照估计进行场景补偿以适应不同的场景;最后,在现场可编程逻辑门阵列(FPGA)硬件上进行算法实现。在 Altera EP4CE40F23C8 FPGA 硬件上实现结果表明,图像增强算法的主、客观处理效果得到明显提升,可满足不同场景的低照度视频图像实时增强处理应用。

关键词 光照-反射模型, 图像增强, 现场可编程逻辑门阵列(FPGA), 非线性映射, 光照估计, 查找表(LUT)

0 引 言

视频监控应用中,受场景光照环境的影响,数字成像设备捕捉的视频图像可能同时存在过亮或过暗的区域,造成对比度下降、可视度低等问题,需要图像画质增强算法来提高视觉质量。

在早期,常见的数字电视系统画质增强算法有色度瞬态改善法(color transient improvement, CTI)^[1,2]和亮度瞬态改善法(digital luminance transient improvement, DLTI)^[3,4]。这些增强算法通过增加色差信号或者亮度的过渡边沿陡峭度来提高彩色图像的边缘清晰度,对图像平坦区域画面清晰度的提升取得了良好的效果,但无法适用于高频细节图像、含噪图像以及画面整体偏暗或者偏亮的视频图像。针对上述缺陷,李博等人^[5]提出了一种基于自适应对比度调整的电视画质增强技术,针对画面输入内容不同的亮度区域采用不同区域的权重及传递函数来调整特定区域的亮度值,在提升对比度的同

时又较好地保留了图像的细节。杨媛等人^[6]在文献[5]的基础上作了进一步改进,在亮度、色度(luminance chrominance, YUV)色彩空间中对输入图像进行分类判断及对比度调整,在红绿蓝(red green blue, RGB)空间中进行动态范围调整,在色调、饱和度、明度(hue saturation value, HSV)色彩空间中进行亮度修正及色饱和度补偿,在 Altera EP2C70 的现场可编程逻辑门阵列(field-programmable gate array, FPGA)视频验证平台上实现了图像分辨率 640 × 480、帧率 30 fps 的增强效果。

上述研究在一定程度上取得了较好的处理效果,但缺乏人眼视觉特性处理机制,所处理的图像效果中或多或少存在着一些失真、画面不够自然的现象。基于人眼特性的光照-反射模型的图像增强硬件研究,引起很多研究学者的关注。Saponara 等人^[7]采用 FPGA Retinex 图像非线性滤波算法,改善了弱光条件下的图像可视质量,但算法复杂,最高分辨率局限于 720 × 576 像素,最高时钟频率只能达到

① 国家级星火计划(2015GA780030)和广东农工商职业技术学院校级重点科研(xyzd1604)资助项目。
② 女,1981年生,硕士,讲师;研究方向:数字图像处理,计算机通信等;联系人,E-mail: qjhuang@gdaib.edu.cn
(收稿日期:2018-11-13)

34.4 MHz。Zhang 等人^[8,9]在 Retinex 算法的逻辑实现中采用对数域处理方式消除了乘除法复杂运算,在 Xilinx Virtex II 系列的 FPGA 上综合频率达到了 180 MHz 以上。杨学博等人^[10]采用单尺度 Retinex 算法,基于图像像素和拉伸尺寸可配置给出了一种视频增强硬件架构,满足 30 fps 图像的处理要求。

上述研究成果在视频监控的不同场景的适应性上尚存在着一定程度的不足。本文改进当前 Retinex 实时硬件处理算法,给出了一种改进的低照度视频图像增强处理方案,并在 FPGA 上进行了快速硬件实现。

1 基于光照-反射模型图像增强处理算法

根据光照-反射模型^[11],可以获得亮度、光照及反射三者之间的关系式为

$$I(x, y) = L(x, y) \times R_f(x, y) \quad (1)$$

式中, L 为光照分量, I 是图像的亮度分量(假定图像分辨率大小为 $M \times N$), R_f 为反射分量。

对于彩色视频流信号,首先进行灰度化处理获得亮度图像 I ,基于光照-反射模型分解为照度分量 L 、反射分量 R_f ;接着,对估计得到的照度分量 L 进行非线性调节获得新光照图像分量 L' ,对反射图像分量 R_f 及新光照图像分量 L' 进行重构输出获得新的亮度图像。最后,把增强后的亮度图像信息通过色彩补偿对 R、G、B 各通道的色彩进行还原,从而得到增强后的视频流。所采用的视频图像增强处理框架如图 1 所示。

光照分量的估计,通过高斯滤波器($K \times K$)对输入的亮度分量 I 进行估计,在空域中进行的高斯核二维(2-dimensional, 2-D)离散卷积滤波过程可表示为^[11]

$$L(x, y) = \sum_{i=0}^{K-1} \sum_{j=0}^{K-1} I(x-i, y-j) \times W(x, y) \quad (2)$$

式中, W 为 2-D 高斯核函数,可表示为:

$$W(x, y) = \frac{1}{2\pi\sigma^2} \exp\left(-\frac{x^2 + y^2}{2\sigma^2}\right) \quad (3)$$

式中, σ 为高斯滤波器等效半径,这里选择高斯核模板窗口为 $K = 5, \sigma = 1.5$ 。

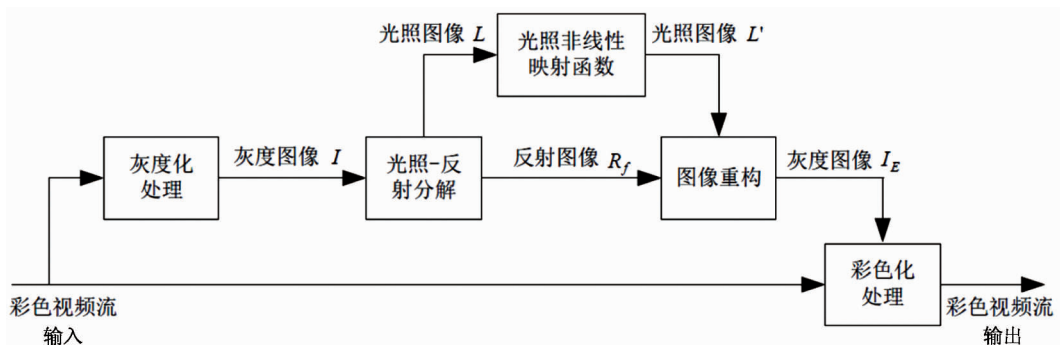


图 1 基于光照-反射模型的图像增强处理框架

对于反射分量,从估计得到的光照分量中,根据式(1)可以求得:

$$R_f(x, y) = I(x, y) / L(x, y) \quad (4)$$

在光照非线性映射函数采用 Log 函数进行处理获得了新的光照分量 L' ,经对数非线性处理后使数值较高的光照信息得到压缩,数值较低的部分得到扩展,更加接近于人眼视觉系统对光照信息的感知能力。因此,可获得增强后的灰度图像为

$$I_E(x, y) = L'(x, y) \times R_f(x, y) \quad (5)$$

对于彩色图像,需要对 R、G、B 3 个分量进行分别调节,为保持色彩效果,一般需保持其色彩配比,因而有:

$$\begin{cases} R_E = \frac{I_E}{I} R \\ G_E = \frac{I_E}{I} G \\ B_E = \frac{I_E}{I} B \end{cases} \quad (6)$$

2 图像增强算法的 FPGA 实现

为实现基于光照-反射模型图像增强处理的实时化处理,采用 FPGA 进行算法实时硬件实现。从

图 1 所述的图像增强框架中可以看到,光照-反射分解模型中的乘除法运算会耗费大量运算资源且运算效率低,为此选用对数域进行数域转换以简化计算。具体系统的实现框架如图 2 所示。

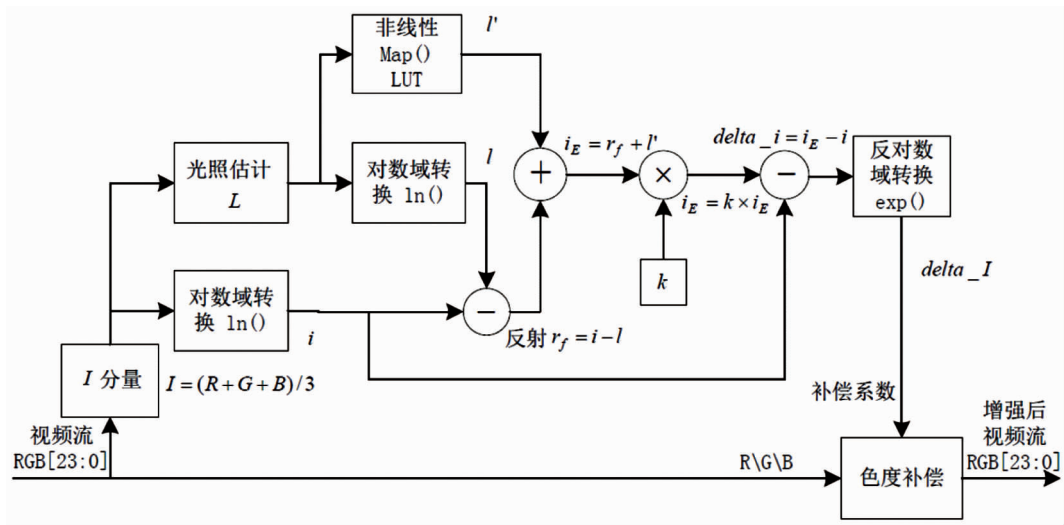


图 2 图像增强算法 FPGA 实现框图

图 2 中,彩色视频流的灰度化处理,采用亮度分量 $I = (R + G + B)/3$ 进行近似处理。为了进一步实现高速算法处理以及在系统中避免除法运算,采用了乘法和移位的近似算法。由 $1/3 \approx 21/64$ 可得,可先将 R, G, B 的和值乘以 21,再右移 6 位 ($>>6$),即:

$$I = [(R + G + B) \times 21] \gg 6 \quad (7)$$

光照估计采用 $K = 5, \sigma = 1.5$,由式(3)可得高斯窗口模板系数为

$$W = \frac{1}{256} \begin{pmatrix} 4 & 7 & 9 & 7 & 4 \\ 7 & 14 & 17 & 14 & 7 \\ 9 & 17 & 22 & 17 & 9 \\ 7 & 14 & 17 & 14 & 7 \\ 4 & 7 & 9 & 7 & 4 \end{pmatrix} \quad (8)$$

对于其他高斯滤波器等效半径的窗口模板同理可得。通过更改滤波器的系数寄存器可快速实现不同高斯滤波器系数的卷积。为提高 FPGA 的计算效率,上述矩阵的归一化修正参数 $1/256$,通过右移 8 位 ($>>8$) 的方法实现。

光照估计中的 2-D 卷积实现,采用图 3 所示的实现结构。图中滤波器模板中的每个系数存放于寄存器中,将其与像素值进行整数乘法运算,然后再通

过右移 8 位 ($>>8$) 完成除法运算。

在 FPGA 硬件实现中,经对数域处理后的式(1)可以简化为

$$i(x, y) = l(x, y) + r_f(x, y) \quad (9)$$

其中, $i(x, y) = \ln(I(x, y))$, $l(x, y) = \ln(L(x, y))$, $r_f(x, y) = \ln(R_f(x, y))$; $\ln()$ 表示以 e 为底的自然对数。

对数域转换部分,在 FPGA 具体实现中采用查找表算法可以快速实现,可进一步减少 $\ln()$ 函数大量的运算时间。 $y = \ln(x + 1)$ 的输入输出关系如图 4(a) 所示,在硬件实现中避免小数运算,采用 $y = \ln(x + 1) \times 512$ 进行扩展 512 倍,其对应函数关系如图 4(b) 所示。由此可获得 256×12 bit 查找表,其中输入地址为 8 位,输出数据为 12 bit。

经过非线性处理后,能有效扩展图像的动态范围,使得细节部分更加清晰。光照分量非线性映射函数可以用查找表法快速实现,获得新光照值 $l'(x, y)$,由此可恢复出新的亮度值:

$$i_E(x, y) = l'(x, y) + r_f(x, y) \quad (10)$$

再通过反对数域转换后,可得到增强后的亮度图像:

$$I_E(x, y) = \exp(i_E(x, y)) \quad (11)$$

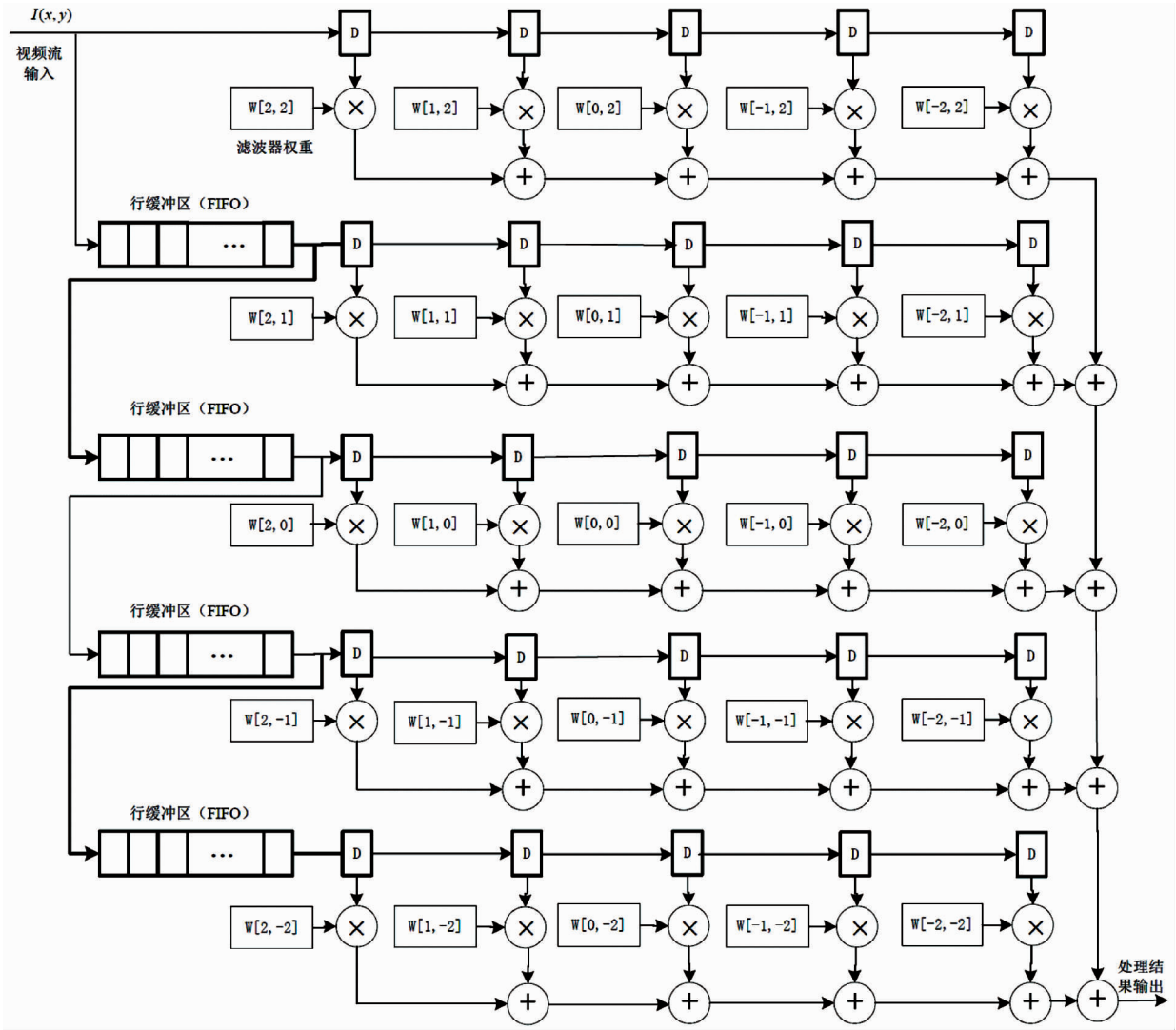


图 3 光照估计实现结构(5×5 滤波器)

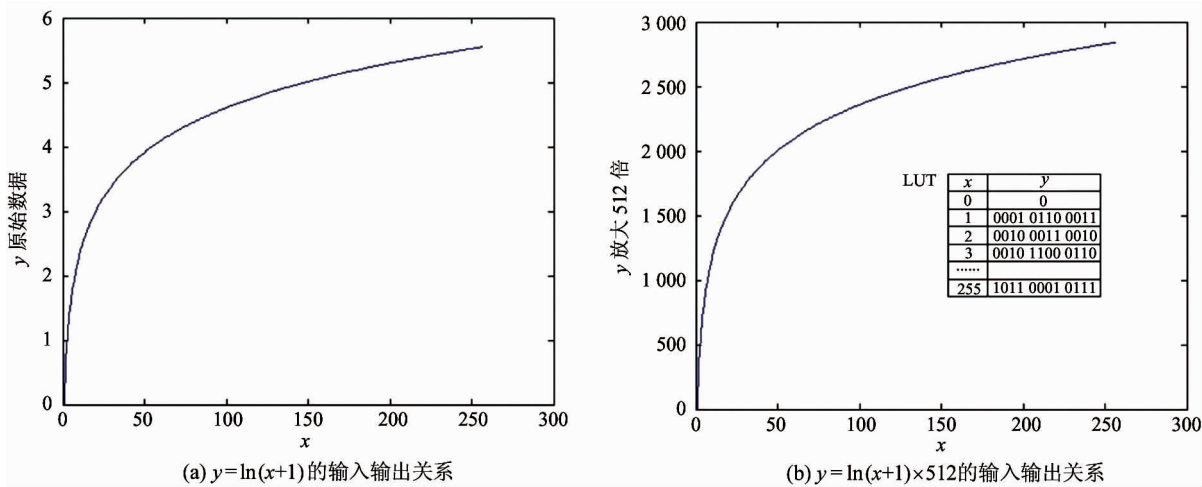


图 4 对数域转换函数关系

为适应更广泛的应用场景,采用场景调整参数
以达到最优性能,为此将式(11)修改为:

$$I_E(x,y) = \exp(k \times i_E(x,y)) \tag{12}$$

式中, k 为调整系数,需根据实际画面场景选择,从而

适应不同的场景,扩展系统的应用范围,如图 5 所示。

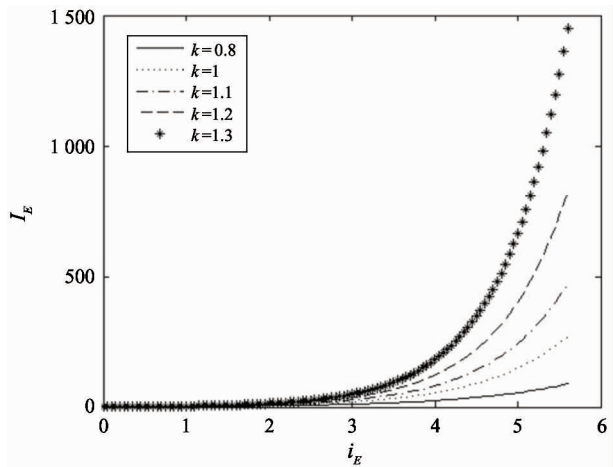


图 5 场景调整参数曲线

对于色度补偿部分,对于式(6),结合式(12)可以得到

$$\begin{cases} R_E = \exp[k \times \ln(I_E) - \ln(I)] \times R \\ G_E = \exp[k \times \ln(I_E) - \ln(I)] \times G \\ B_E = \exp[k \times \ln(I_E) - \ln(I)] \times B \end{cases} \quad (13)$$

对于式(13)在对数域中进行乘法和减法运算,最后经反对数运算(查表法)即可求得调制系数 $\frac{I_E}{I}$,最后进行一次乘法运算即可得到所求的增强值 R_E 、 G_E 、 B_E 。

3 实验结果及分析

算法代码通过 Verilog HDL 编程实现,目标器件采用 Altera EP4CE40F23C8 FPGA,通过编写 Testbench 文件,在 Modelsim 中的仿真结果如图 6 所示,综合后的系统 RTL(register transfer level)网表电路顶层框图如图 7 所示。整个算法部分所占用的资源情况如表 1 所示,Total logic elements 仅占用 3 415 个,Total registers 占用为 2 325 个,Total memory bits 占用为 208 139 bits。算法资源占用率相对较低,可以方便在各种 FPGA 逻辑器件中实现。

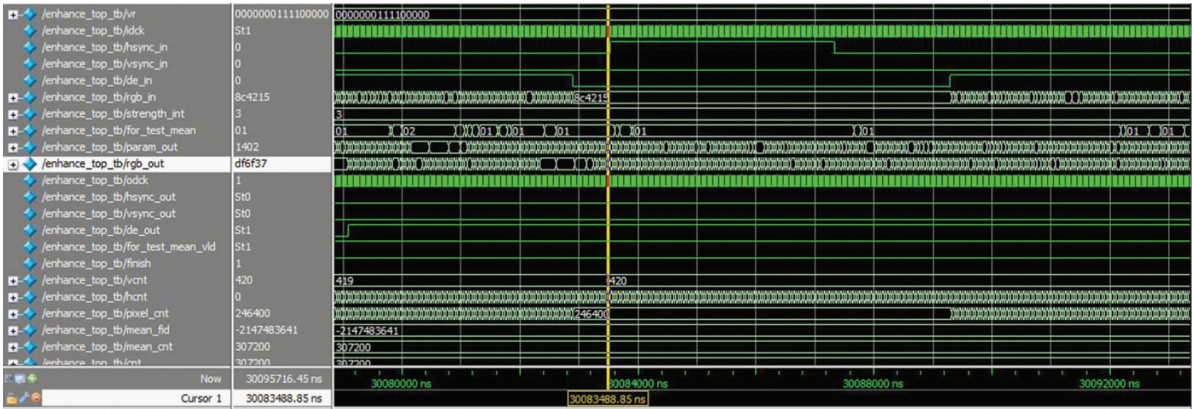


图 6 算法在 Testbench 中的 Modelsim 仿真结果

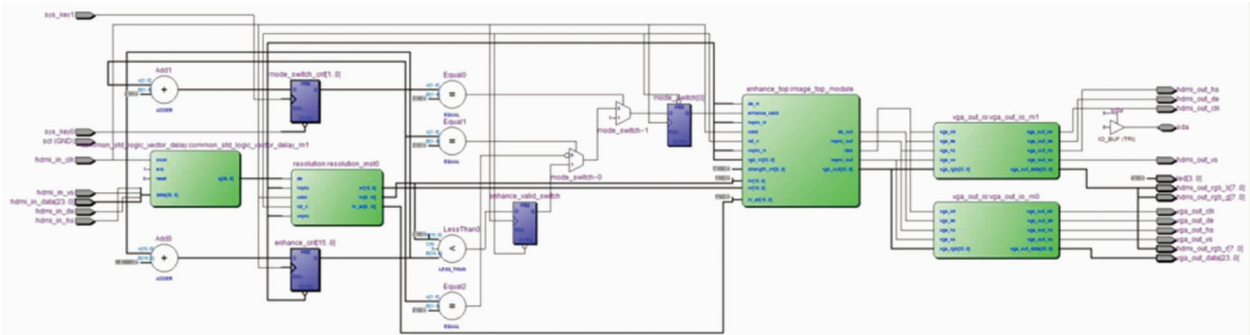


图 7 系统 RTL 网表电路顶层框图

表 1 算法在目标器件上的资源综合结果

指标	综合报告
Flow Status	Successful-Sun Dec 30 20:10:26 2018
Quartus II 64-Bit Version	12.1 Build 177 11/07/2012 SJ Full Version
Revision Name	Enhance _ top
Top-level Entity Name	Enhance _ top
Family	Cydone IV E
Device	EP4CE40F23C8
Timing Models	Final
Total logic elements	3 415/39 600 (9%)
Total combinational functions	2 684/39 600 (7%)
Dedicated logic registers	2 213/39 600 (6%)
Total registers	2 325
Total pins	92/329(28%)
Total virtual pins	0
Total memory bits	208 139/1 161 216 (18%)
Embedded Multiplier 9-bit elements	14/232 (6%)
Total PLLs	0/4 (0%)

在 Testbench 激励文件中仿真参数 $k = 2$, 高斯滤波器模板取 $\sigma = 1.5$, 低照度图像经算法处理后的 Modelsim 仿真结果如图 8 所示。可见,该算法具

有良好的图像增强效果,色彩鲜明,有效突出了细节信息。



图 8 低照度图像的仿真结果

在硬件实现上,基于 Altera 公司 EP4CE40F23C8 FPGA 芯片开展硬件实验平台的构建。将计算机上所显示的原始图像,经过高清多媒体接口 (high definition multimedia interface, HDMI) 输入到所构建实验平台进行实时算法处理,处理后结果经 HDMI 接口由液晶显示器显示。为了有效观察增强效果,实验平台中将显示区域分为左右两个部分,左半部分不作增强处理,右半部分开启了增强处理。所构建的实验平台如图 9 所示。

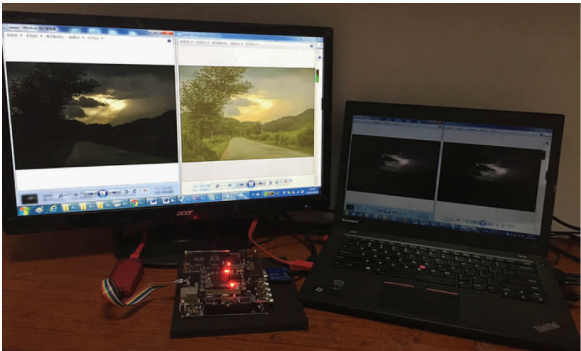


图 9 硬件实验平台

为验证算法的有效性,选择不同分辨率格式、不同场景的低照度图像进行增强,采用图像增强度量(image enhancement metric, IEM)^[12]作为客观评价指标,通过手动调整系数 k 以获得最佳 IEM 指标值。 IEM 指标能有效地估算对比度和锐度的增强程度,先将图像分为互不重叠的 3×3 像素图像子块,设图像子块的数量为 $k_1 \times k_2$;接着计算每个图像子块的中心像素点与周围的 8 邻域像素点之间差值的绝对值之和;最后通过计算原图像对比度测量值与增强后的对比度测量值的比值,评估图像的增强程度,如式(14)所示。

$$IEM = \frac{\sum_{m=1}^{k_1} \sum_{l=1}^{k_2} \sum_{n=1}^8 |I_{E,c}^{l,m} - I_{E,n}^{l,m}|}{\sum_{m=1}^{k_1} \sum_{l=1}^{k_2} \sum_{n=1}^8 |I_{R,c}^{l,m} - I_{R,n}^{l,m}|} \quad (14)$$

表 2 不同场景的客观评价参数 IEM

k 场景	0.63	0.78	0.94	1.09	1.25	1.41	1.56	1.72	1.88
场景 1 (图 10(a))	1.3402	1.4292	1.6579	2.1898	1.9992	1.9744	1.8517	1.8074	1.4522
场景 2 (图 10(b))	1.0950	1.2696	1.2487	1.6269	1.684	1.9478	1.3678	1.3049	1.1367
场景 3 (图 10(c))	1.0279	1.2914	1.0705	1.2100	1.1119	1.2480	1.1891	1.1636	1.1322
场景 4 (图 10(d))	1.3640	1.3506	1.4538	1.4922	1.5408	1.4931	1.7130	1.4394	1.7975
场景 5 (图 10(e))	1.2200	1.5897	1.4518	1.8114	1.8629	2.1777	2.2493	1.7633	1.0477
场景 6 (图 10(f))	1.1213	1.3905	1.2143	1.2359	1.1647	1.2448	1.2509	1.208	1.1675

在 k 值取最优时,上述不同场景的增强效果图如图 10 所示。

图 11 为场景 1 在不同 k 值下的处理效果图。

从上述不同场景的原始图像和增强后图像对比结果可知,本文处理算法能较好地适应不同的场景,增强后图像的对比度和锐度显著提高。

4 结 论

给出了一种基于光照-反射模型的彩色视频图像增强处理算法及 FPGA 实现。对输入的彩色视频

式中, $I_{R,c}^{l,m}$ 和 $I_{E,c}^{l,m}$ 分别是原始图像和增强后的图像在 (k_1, k_2) 子块的中心像素值, $I_{R,n}^{l,m}$ 和 $I_{E,n}^{l,m}$ 为增强前和增强后的邻域中第 n 个像素的值。当 $IEM = 1$ 时,两幅图像无增强;当 $IEM > 1$ 时,图像有增强,且 IEM 值越接近于 1,子块中像素之间的亮度差异越小,图像对比度和锐度较原图像增强不显著,反之, IEM 值越大,图像的对比度和锐度的提升越明显。当 $IEM < 1$ 时,处理后的图像比原始图像更模糊。

表 2 为不同场景下,手动设置 k 为 0.63、0.78、0.94、1.09、1.25、1.41、1.56、1.72 和 1.88 值时,所计算出来的不同场景的 IEM 结果。可见,各种场景下均获得良好的 IEM 值,与主观视觉效果一致。

流信号,先进行灰度化处理获得亮度图像,然后基于光照-反射模型分解为照度分量、反射分量,对估计得到的照度分量进行非线性调节、图像重构输出获得新的亮度图像。最后,把增强后的亮度图像信息通过色彩补偿对 R、G、B 各通道的色彩进行还原,从而得到增强后的彩色视频流输出。在 FPGA 算法架构设计中使用对数域处理、非线性映射、快速查找表等实现硬件加速处理的快速实现,引入调整系数,使其适应不同的应用场景。在 Altera Cyclone EP4CE40F23C8 硬件实验平台上实现了一种基于光



图 10 不同场景的图像增强效果



图 11 场景 1 处理效果图((a): $k=0.63$;(b): $k=0.78$, $\cdots$, (i): $k=1.88$)

照-反射模型参数可调节的低照度视频图像增强系统。实验验证表明,该算法实现硬件资源占用少,运

算效率高,系统可获得高清视频流实时增强处理效果;不同场景的低照度图像增强后的视频流清晰,色

彩鲜明,可获得良好的图像增强效果,通过调节不同场景系数,可以获得不同场景下的最优 IEM 客观评价指标,获得的最优增强图像与主观评价效果基本一致。该算法实现可适用于农业野外较复杂环境下低照度实时图像增强处理。

参考文献

[1] 李铭,王正,王匡,等. 一种色度瞬态改善算法及其实现[J]. 电视技术,2003,12:54-56 + 65

[2] Lin P, Kim Y T. An adaptive color transient improvement algorithm[J]. *IEEE Transactions on Consumer Electronics*, 2003, 49(4): 1326-1329

[3] 刘芳,王黎,高晓蓉,等. 数字视频图像的亮度瞬态增强算法及其硬件实现[J]. 电子技术应用,2006,9:30-32

[4] Wang Y G, Chen X, Han H, et al. Video luminance transient improvement using difference-of-Gaussian[C]. In: Proceedings of the 15th Asia-Pacific Conference on Communications, Shanghai, China, 2009. 249-253

[5] 李博,齐文渊,冯恩信. 一种基于自适应对比度调整的电视画质增强技术[J]. 中国有线电视,2009,4:374-377

[6] 杨媛,高勇,房继军,等. 一种改进的视频画质增强算法及 VLSI 设计[J]. 电子学报,2012,40(8):1655-1658

[7] Saponara S, Cassiano M, Marsi S, et al. Cost-effective VLSI design of non linear image processing filters[C]. In: Proceedings of the 2005 8th Euromicro Conference on Digital System Design, Porto, Portuguesa, 2005. 322-329

[8] Zhang M Z, Li T, Seow M J, et al. Design of an efficient flexible architecture for color image enhancement[C]. In: Advances in Computer Systems Architecture, Asia-Pacific Conference, Shanghai, China, 2006. 323-336

[9] Zhang M Z, Seow M J, Li T, et al. A tunable high-performance architecture for enhancement of stream video captured under non-uniform lighting conditions[J]. *Microprocessors and Microsystems*, 2008, 32(7): 386-393

[10] 杨学博,李磊,陈光拓. 彩色视频增强算法关键技术 FPGA 实现[J]. 电子技术应用,2016,42(11):37-39 + 43

[11] Ngo H T, Asari V K, Zhang M Z, et al. Design of a systolic-pipelined architecture for real-time enhancement of color video stream based on an illuminance-reflectance model[J]. *Integration the VLSI Journal*, 2008, 41(4): 474-488

[12] Jaya V L, Gopikakumari R. IEM: a new image enhancement metric for contrast and sharpness measurements[J]. *International Journal of Computer Applications*, 2013, 79(9): 1-9

FPGA design of image enhancement algorithm based on illumination-reflection model

Huang Qiaojie *, Deng Huaqiu **, Liu Jiancheng *

(* School of Intelligent Engineering, Guangdong Agriculture Industry Business Polytechnic, Guangzhou 510507)

(** School of Physics and Optoelectronics, South China University of Technology, Guangzhou 510640)

Abstract

In accordance to the application requirements of video image enhancement and the diversification of video scenes, a low illumination image enhancement algorithm based on illumination-reflection model and its hardware realization are proposed. Firstly, the brightness image is decomposed into illumination component and reflection component, and the estimated illumination component is adjusted nonlinearly to synthesize a new brightness image. Secondly, the adjustment coefficient is introduced to compensate the illumination estimation to adapt to different scenes. Finally, the algorithm is implemented on the field-programmable gate array (FPGA) hardware. The results of hardware implementation on Altera EP4CE40F23C8 FPGA show that the subjective and objective processing effects have been improved obviously by the proposed algorithm, and meet the real-time enhancement processing applications of low-illumination video images in different scenes.

Key words: illumination-reflection model, image enhancement, field-programmable gate array (FPGA), nonlinear mapping, illumination estimation, lookup table (LUT)