

基于卫星通信多模切换的射频资源池 FPGA 虚拟化技术研究^①

卓蕊潏^{②***} 石晶林^{***} 周一青^{***} 刘垚圻^{***} 陈洋^{***} 赵诗琪^{*}

(* 中国科学院计算技术研究所北京市移动计算与泛在设备重点实验室 北京 100190)

(** 中国科学院大学 北京 100049)

(*** 北京中科晶上科技股份有限公司 北京 100190)

摘要 随着全球用户对通信需求的持续攀升,卫星网络正以前所未有的速度蓬勃发展,并呈现出多种异构体制相互融合、共同存在的趋势。然而,现有的卫星地面关口站架构受限于有限的硬件资源,其计算能力和存储能力均受到制约,进而导致系统灵活性和可扩展性不足,难以满足多模通信体制同时搭载以及快速切换的需求。为此,本文提出了一种基于射频资源池的虚拟化技术,该技术旨在在有限硬件资源的条件下,实现多用户多模制式算法的承载,并满足系统对多模制式切换时延的严格要求。论文提出了一种静态编译与动态编译相结合的编译方式,通过现场可编程门阵列(field-programmable gate array, FPGA)的局部动态配置,实现多种运算的快速切换,从而支持多种模式下波形的瞬时转换。仿真结果表明,采用动静结合的编译方式可节省 50% 的 FPGA 逻辑资源,且参数重配平均耗时 40 μ s,仅为静态配置平均耗时 420 ms 的万分之一,充分证明了该技术的可行性和实用性。

关键词 卫星通信; 射频资源池; 多模切换; 现场可编程门阵列虚拟化

随着科技日新月异,全球用户对通信的需求持续增长,推动卫星网络向多模态融合与异构体制共存的方向迈进^[1-2]。在这一变革中,卫星通信以其独特的覆盖广、可靠性高的特点,正逐步成为地面网络不可或缺的补充^[3-4]。展望未来,6G 网络^[5-6]将实现毫米波^[7-8]、太赫兹、光波等高频资源的集成,与地面移动通信^[9-10]、卫星互联网及微波网络等技术协同融合。这将催生一个集智能互联、感知安全^[11-12]、天地协同于一体的绿色通信网络新时代^[13]。截至 2024 年,星链已经拥有超过 260 万名活跃用户,并在全球范围内为 54 个国家和地区提供服务。这显示了低轨道卫星互联网星座在提供全球互联网接入方面的巨大潜力。如此强大的网络潜能将激活移动人工智能和移动元宇宙 2 个“十亿用户

级”市场^[14]。然而,挑战与机遇并存,卫星地面关口站将会同时接入不同的馈线系统,以支持高轨、低轨、甚至地面 4G 和 5G 蜂窝等多模通信体制。如何快速、灵活地切换不同通信模式以满足用户多样化需求,成为摆在卫星网络发展面前的一大难题^[15]。

在现有卫星地面关口站架构下,站内的各射频天线、调制解调器以及业务终端等功能模块之间存在较为固定的连接关系与较强的耦合性,进而使关口站形成了一种“烟囱”式的系统架构^[16]。每增加一种新的通信制式,多一条“烟囱”,不仅对硬件资源造成了极大的浪费,也限制了系统的灵活性和可扩展性^[17]。近年来,集中式资源池的技术逐渐引入至卫星领域,基于中央处理器(central processing unit, CPU)的虚拟化软件(如 VMware Workstation、

① 中国科学院计算所创新课题(E261020)资助项目。

② 女,1988 年生,博士生;研究方向:计算机系统结构,卫星通信移动基站设计;E-mail: zhuoruilian@ict.ac.cn。

(收稿日期:2024-09-06)

VirtualBox 等) 率先发展。文献[18-19]将虚拟化研究关注在协议栈和核心网等主体为可以搭载操作系统的 CPU 资源池部分。同时,产生大量网络层的数据不仅对网络可靠性造成巨大考验,并且网络层额外的数据开销不可避免造成链路时延的增加^[16,20]。文献[21-22]对射频资源池的虚拟化方面仅限于架构设计,对于如何实现射频链路的虚拟化研究尚浅。然而,针对异构网络中多模制式的切换时延,文献[23-24]以提高用户服务质量(quality of service, QoS)为目标,使用垂直切换算法选择最优网络路径,这种方式在协议栈和核心网层面实现,越靠近后端处理时延优化越受限。

众所周知,硬件资源池化的关键技术是硬件虚拟化,通过虚拟化技术,可以实现对物理资源的抽象和共享,提高资源的利用率和灵活性^[25]。近年来,基于现场可编程门阵列(field-programmable gate array, FPGA)的虚拟化技术取得了长足的进步,特别是在深度学习领域,它展现出了卓越的能效比,为云端数据计算中心提供了强大的支持^[26-27]。在卫星地面关口站架构中,FPGA 以其可编程性、实时性等特征被广泛应用于射频单元的数字信号处理。卫星地面关口站与地面基站相比,具有天线规模大、馈线种类多以及信号带宽高等特点,这些都对其射频硬件资源的利用提出了更高的要求。因此,深入研究 FPGA 虚拟化技术对于提升射频资源池的硬件利用

率、满足多用户多模式需求具有重要意义。为应对上述挑战,本文提出了一种基于射频资源池的虚拟化技术,该技术旨在有限的硬件资源条件下,实现多用户多模式算法的有效承载,并满足系统多模制式切换时延的需求。具体而言,论文采用了静态与动态相结合的编译方式,通过优化编译策略和算法设计,实现了对射频资源池内 FPGA 硬件资源的高效利用和灵活配置。

仿真实验结果表明,该技术能够显著节省逻辑资源,加快参数重配速度,展现出高度的可行性和实用性。这一成果不仅为卫星通信领域提供了一种全新的技术解决方案,还可以为其他领域的虚拟化研究提供借鉴和参考,推动虚拟化技术的进一步发展应用。

1 射频资源池架构

1.1 分段式数字化射频资源池设计

传统卫星通信系统中,地面关口站射频拉远单元(remote radio unit, RRU)数字化程度低,前端采用模拟器件将天线馈线信号变频至低中频信号 70 MHz^[28],再采用数字上下变频技术产生基带信号。针对多模融合的卫星通信系统地面关口站,本文提出的分段式数字化射频资源池架构,如图 1(a)所示,具体实现如下。首先,RRU 采用了高中频采样,采样带宽在

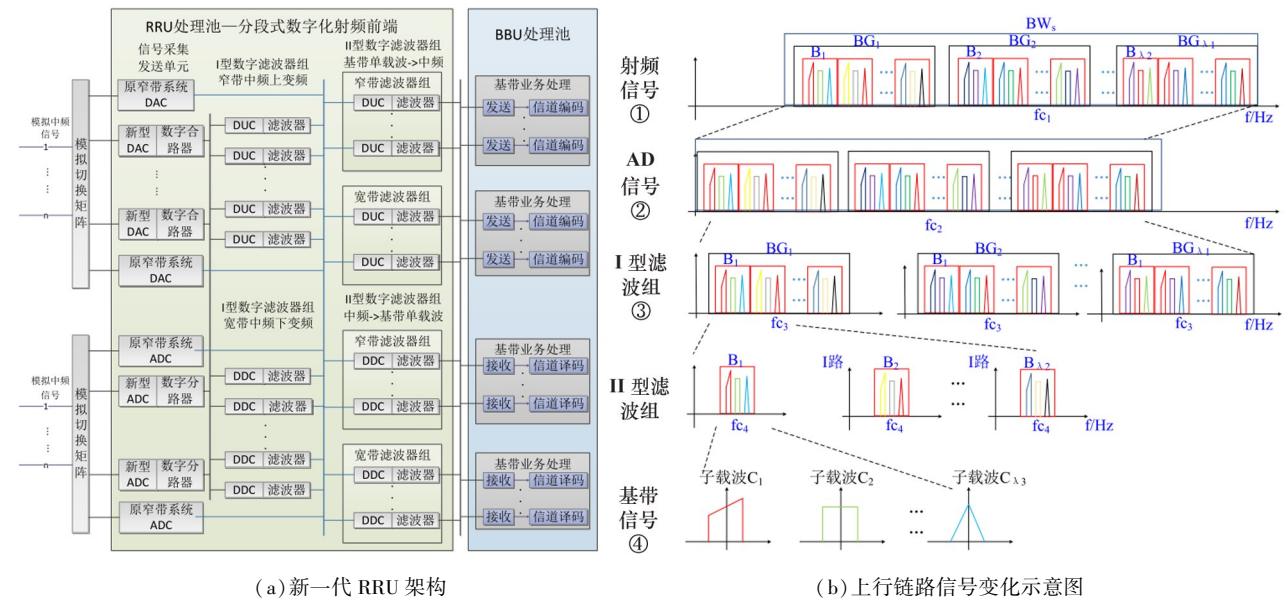


图 1 分段式数字化射频资源池架构

现有窄带系统基础上扩大约 10 倍,大大减小了天线前端交换矩阵的压力;其次,RRU 采用了两级变频处理,增加了一级数字交换单元,使交换矩阵规模成指数扩大,提升了系统的可靠性。

分段式数字化射频前端系统主要由四大功能模块组成,以上行链路为例,分别为模拟切换矩阵(analog switching matrix, ASM)、数模转换单元(digital-analog converter, DAC)、模数转换单元(analog-to-digital converter, ADC)、数字下变频单元(digital down conversion, DDC)以及高速交换机(high speed switching, HSS);同理,下行链路类似,只不过 DDC 变更为数字上变频单元(digital up conversion, DUC)。

上行链路信号流向是基站端接收到 Ka 波段无线射频信号,通过模拟变频器降到 L 波段中频模拟信号(宽带中频,带宽可达 300 MHz,可以承载多组波束组)。如图 1(a)所示,RRU 单元里的 ADC 将波束组信号直接采样后进行两级变频处理,L 波段信号经过 I 型 DUC 滤波器后输出低中频基带信号(窄带中频,带宽为 30 MHz 左右,波束组信号),低中频数字信号经过高速数据交换网络,送入 II 型 DUC 滤波器后输出单载波基带信号,再次经过高速数据交换网络进入到基带单元(base band unit, BBU)。下行链路信号流向与上行相反。

1.2 卫星地面关口站射频资源池上行链路

RRU 池主要完成模拟至基带信号上行链路处理,与文献[28]相比,本文创新地将中频频点从

70 MHz 提升到了 L 波段,并实现了集成度更高的数字化处理。在此基础上,本文将射频虚拟化改造的焦点聚焦在了资源占用较高的上下变频处理和滤波器组上。

上行链路信号处理过程如下。

(1)高性能 ADC 将 L 波段模拟中频信号(图 2 的标号①)直接采样,同时将 L 波段信号的中心频点搬到低频处(假设中心频率为 150 MHz,信号位于图 2 的标号②)。

(2)中频信号处理由 FPGA 的数字逻辑实现, FPGA 芯片得到经过 ADC 采集的宽带中频信号,然后将此信号经过数控振荡器(numerically controlled oscillator, NCO)、混频器、I 型 DDC 与 I 型数字滤波器等模块,得到多个窄带中频数字信号(假设带宽 30 MHz),其输出信号在图 2 处的标号③位置,频域上如图 1(b) I 型滤波器组对应的信号③所示。

(3)中频窄带数字信号兼容之前的某型号系统。为了最大限度利用芯片资源,中频窄带数字信号的处理加入数字全交换部分和两级变频滤波。信号变换首先需将窄带中频数字信号(带宽 30 MHz)进行波束化处理,将波束组(带宽 30 MHz)转为 4 个波束信号(带宽 5 MHz);其次需要将波束信号转为单载波基带信号;最后将单载波基带信号发到相应基带处理模块。基带信号在图 2 的④处输出,频域信号如图 1(b)的④所示。

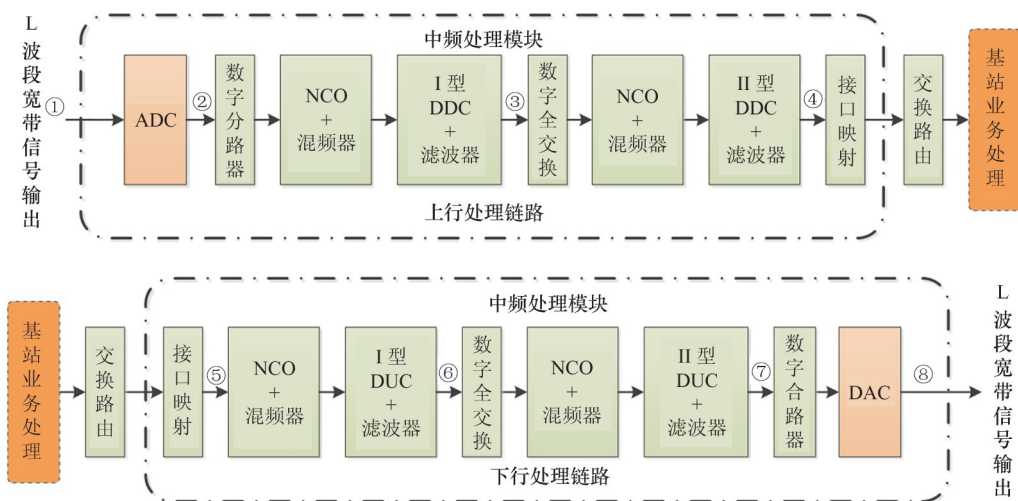


图 2 中频数字信号上下行处理链路

1.3 卫星地面关口站射频资源池下行链路

中频处理子系统的下行链路主要实现将单载波基带数字信号(设带宽 5 MHz)转为 L 波段中频模拟信号(带宽 300 MHz)。下行链路处理流程和上行链路相反,采用 DUC、NCO、滤波等进行数据处理。下行链路对于上变频和滤波处理相对比较简单,滤波器系数配置相对较少,数据运行通路相对简单。下行链路处理如图 2 所示:标号⑤处为单载波基带信号,标号⑥处为经过一次上变频后的中频信号,标号⑦处为经过 2 次上变频后传送给 DAC 处理的信号,标号⑧处为 L 波段模拟中频信号(带宽 300 MHz)。

2 射频资源池虚拟化

如第 1 节“射频资源池”架构所述,中频数字信号处理作为连接射频前端与基带处理的关键,其灵活性和可重构性至关重要。因此,中频虚拟化是射频资源池虚拟化研究的核心。同时,中频模块由大量 FPGA 逻辑单元组成,基于 FPGA 的动态可重构技术^[29-30]能够在 FPGA 运行过程中将其内部的全部或部分逻辑资源进行重新配置,进而实现 FPGA 逻辑功能的动态切换和时分复用,提高 FPGA 的资源利用率。FPGA 动态可重构技术的应用对于中频虚拟化具有重要意义。

2.1 FPGA 动态可重构技术

FPGA 动态可重构技术是中频虚拟化技术的重中之重,这项技术使得在同一块 FPGA 上能够灵活实现多种硬件逻辑电路,通过精细的时间和空间调度,将硬件资源高效地一体化利用^[30]。特别地,动态可重构技术能够针对小时间颗粒度和特定区域进行快速重构,非常适用于参数频繁变化和实时性要求严苛的场景。局部动态配置不仅配置文件小、重构速度快(几十微秒内完成),而且功耗低,为系统的便捷升级提供了可能,极大地提升了中频数字信号处理的灵活性和实用性。

如图 2 所示,在上行链路中,数据首先通过 I 型滤波器组进行变频处理,转换到窄带中频;随后,再经过 II 型滤波器组进一步变频到基带。这一过程中,FPGA 的动态可重构能力得到了充分展现,FP-

GA 实现动态配置大致分为 4 个阶段。

(1)规划阶段。将 FPGA 实现的中频处理进行归纳统一,分为静态逻辑块和可配置逻辑块,静态逻辑块的功能固定,不可进行动态配置,包括数据接口、配置接口、外设接口以及软核等关键组件。可配置逻辑块则具有高度的灵活性,其功能可以根据需求进行动态配置,包括滤波器数量、抽取/插值参数、滤波参数以及路由参数等。

(2)初始化阶段。通过主动或被动的方式,FPGA 的静态逻辑块和动态配置逻辑块被配置成特定的初始功能,为后续的动态配置和运行奠定基础。

(3)运行阶段。在这一阶段,上层链路管理中心通过配置方法触发动态配置逻辑接口。相应的逻辑接口根据上层链路管理中心的信息,从存储器中读取相应的配置参数。这些配置参数用于改变可配置逻辑块的逻辑功能,从而实现应用的动态切换。在重配过程中,静态逻辑块的功能保持不变并继续正常运行,确保了系统的稳定性和连续性。

(4)反馈阶段。完成动态配置后,FPGA 将当前状态反馈到上层链路管理中心进行确认。这一步骤确保了动态配置的正确性和有效性。

2.2 中频虚拟化设计思路

本文利用可重构技术,分时对上、下变频模块和 I、II 型滤波器组进行可重构,意味着在不同的时间段内,FPGA 可以根据需要加载并执行不同的滤波器组逻辑。这种策略有效减少了硬件资源的占用,是因为不再需要为每个滤波器组配置独立的硬件资源。同时,系统接收到信号类型或处理需求时,可以在不同波形下进行 I、II 滤波器组的参数重配,动态调整滤波器组^[31-32]的带宽和数量。这不仅降低了系统的成本,还减少了物理空间的占用,使得整个射频资源池架构更加紧凑和高效。

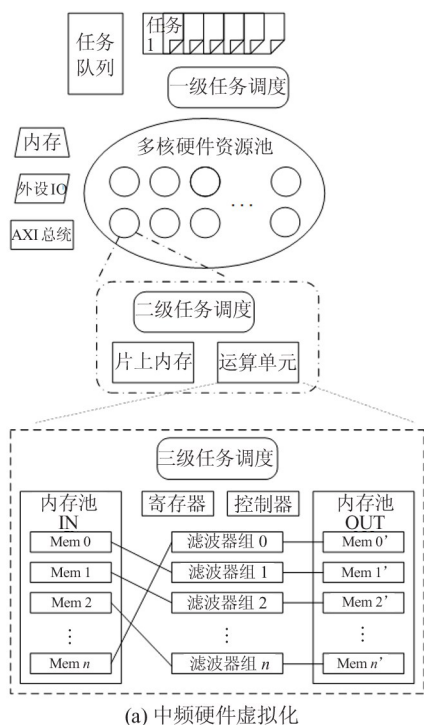
(1)硬件虚拟化分为一级任务调度和二级任务调度^[26]。一级任务调度用于接收总体指令、多核或多模块调度,负责管理平台用于构建有效的虚拟化框架,控制应用层和资源分配。二级任务调度负责模块内的任务调度,承上启下,对 FPGA 进行管理,实现 FPGA 可重构功能。通过给滤波器组配置不同的数量、系统带宽和中心频率,实现对滤波器组参数

的动态配置,满足系统中基带信号对于波形的多样需求,同时也负责负载均衡和故障处理等。

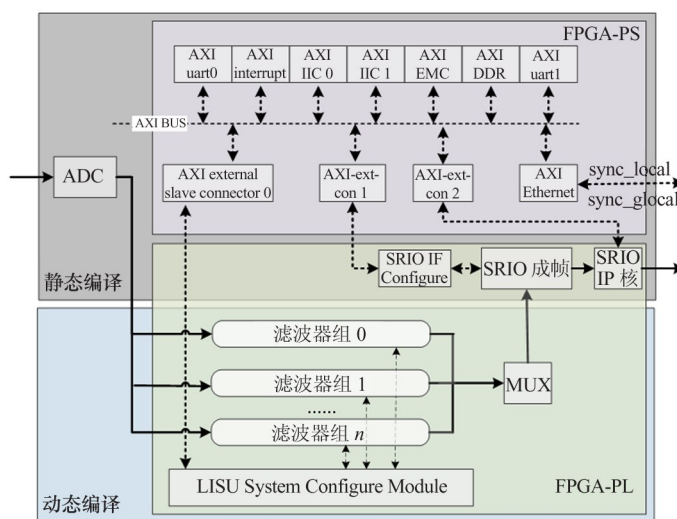
(2)编译虚拟化分为静态编译和动态编译。对于系统运行过程中不需要调整的资源进行静态编译,对需要上层配置实现可重构的资源进行动态编译。采用静态编译和动态编译相结合的方式,可以保证实现资源最大化利用的基础上,节省编译时间。

2.2.1 中频硬件虚拟化

本文提出的虚拟化框架主要包括管理/配置单元和多核硬件资源池(主要为 FPGA 逻辑资源)。管理/配置单元作为核心,负责资源调度、通信管理、应用接口提供及系统监控。而多核资源池支持动态扩展与多架构兼容,通过高速互联形成统一资源池。



(a) 中频硬件虚拟化



(b) 中频编译虚拟化

图3 中频虚拟化分为硬件虚拟化和编译虚拟化

第一级任务调度基本组成如下。

片上指令存储器:获取的指令来自于双倍数据率同步动态随机访问存储器(double data rate,DDR),下一次重新配置会重新获取新的DDR^[33]指令。

指令解码器:将指令发送到第二级指令调度模块相应的核。

上下文切换控制器:从管理程序接收到重新配置信号并记录上下文信息,等待执行当前任务,然后给每个核加载新的指令,如滤波器组类型和参数。

服务管理器在每个资源池中执行FPGA管理、负载均衡与故障处理。

多核硬件资源池中的重要特征是支持多用户应用。因此本文设计一个两级指令分发模块来调度并管理2个不同维度的硬件资源,如图3(a)所示。管理/配置单元相当于第一级任务调度模块,服务管理器相当于第二级任务调度模块。

(1)第一级任务调度模块(task scheduling module, TSM)负责任务调度和资源管理。第一级任务调度负责模拟切换矩阵,对FPGA芯片、核级别进行任务调度和资源部署,可以根据中频资源池中硬件资源的使用情况,合理为用户选择处理核,使未进行任务分配的核进入待机状态,节约能耗。

任务同步信号:用于管理分层多核同步。它将读入所有核的同步信号。有且仅有同步信号有效时,调度器会向这些核触发任务启动信号,起到多核协同处理同一用户业务的作用。

(2)第二级调度模块负责核内部的任务调度,如图3(a)所示,承上启下。第二级TSM通过给I、II型滤波器组配置不同的数量、系统带宽和中心频率,实现对滤波器组参数的动态配置,满足系统中基带信号对于波形多样性的需求。

其基本组成如下所述。

片上指令存储器:获取的指令来自第一级指令调度模块。

指令解码器:解析来自第一级指令调度模块的指令。

上下文切换控制器:根据第一级指令调度模块重新配置的命令,完成对来自 ADC 业务数据进行频谱搬移、信号滤波、抽取、数据打包等命令,或对来自核心网的业务数据进行插值、滤波、频谱搬移、数据打包等命令。

任务同步信号:同样生成同步信号,用于同步当前滤波指令满足的依赖约束,完成多级滤波之后将暂停调度程序,直到接收到有效的同步信号。该信号起到多模块协同处理一级任务的作用。

2.2.2 中频编译虚拟化

编译虚拟化分为静态编译和动态编译,如图 3(b)所示。对于系统运行过程中不需要调整的资源进行静态编译,对需要上层配置实现可重构的资源进行动态编译。采用静态编译和动态编译相结合的方式,可以在保证实现资源最大化利用的基础上,节省编译时间。

静态编译:在中频处理子系统中,管控、通用接口采用静态编译方式,只在初始化过程中加载参数进行编译。

动态编译:在中频处理子系统中,用于运算的可替换单元采用动态编译方式。中频处理子系统中,系统在处理宽带中频信号时,受限于芯片处理能力和处理速度,无法将其直接变为单载波基带信号,系统采用多级滤波器组进行信号处理。滤波器分为 I 型滤波器组和 II 型滤波器组。因此,滤波器组动态编译可重构包含滤波器组切换和滤波器组参数动态配置两方面。

(1) I 型滤波器组和 II 型滤波器组的动态切换

上行链路的数据通过 I 型滤波器组变频到窄带中频,再通过 II 型滤波器组变频到基带,滤波处理流程针对 FPGA 来说为各个子功能模块在时间链上的合成,因此分时动态加载 I 型滤波器组和 II 型滤波器对应的 bit 文件,可以减小硬件资源的使用。

(2) 滤波器系数的动态切换

用户在不同时段使用不同的波形,对 FPGA 来

说是各个子功能模块在时间链上的合成,具备局部动态配置的条件。特别是在复杂的多速率采样率变换系统中,涵盖 CIC 滤波器、半带滤波器及 FIR 滤波器等关键组件的数字滤波器组其设计与优化尤为重要。

例如,不同波形所需滤波器组的差异化设计,相较于处理大带宽信号,小信号带宽对应的低通滤波器需承担更宽泛的噪声滤除任务,因而滤波器数量增多,资源消耗也随之加大。若一味遵循小带宽信号的设计标准,虽能确保对大带宽信号的有效滤波(通过屏蔽非必要滤波器),却不可避免地造成了硬件资源的浪费。为解决这一难题,本文创新性地提出了对不同波形所对应的滤波器参数(数量、带宽及中心频率等)进行动态可重构的方案。该方案能够依据用户的实际需求,智能加载并编译所需的滤波器组参数,旨在实现资源利用的最大化与功耗的有效降低。

2.2.3 小结

中频虚拟化包括硬件虚拟化和编译虚拟化。

硬件虚拟化可以调高 FPGA 的开发效率,更好地利用底层的逻辑资源,使上层应用不必太多关注于底层硬件逻辑的实现方式与细节。多核硬件资源池实现 FPGA 的芯片之间与芯片内区域间的互联,形成 FPGA 逻辑资源池。同时,资源池内的服务管理器支持多级管控,从而细粒度分配硬件资源至逻辑门级别,大幅节约逻辑资源。

编译虚拟化分为静态编译和动态编译,对于系统运行过程中不需要调整的资源进行静态编译,对需要上层配置实现可重构的资源进行动态编译。采用静态编译和动态编译相结合的方式,可以在保证实现资源最大化利用的基础上节省编译时间。同时动态编译采用可重构技术,实现 FPGA 逻辑功能的动态切换和时分复用,提高系统应用的灵活性,并且提高 FPGA 的资源利用率。

3 仿真实验

3.1 仿真参数

本节以上行信号为例,对所提技术进行仿真。设宽带信号为 300 MHz,窄带信号为 30 MHz,单载波

为 kHz 级别信号。I 型滤波器将带宽信号下变频至窄带中频信号; II 型滤波器将窄带中频信号下变频至单载波,本文针对 5 种不同波形,设计了 5 组 II 型滤波器。I 型滤波器和 II 型滤波器对应的设计参

数如表 1 所示,其中,5 阶级联积分梳状滤波器(cascaded integrator-comb filter, CIC Filter)表示为 CIC5; 6 阶半带滤波器(half-band filter, HB)表示为 HB6; 4 倍抽取有限长单位冲激响应滤波器(finite impulse

表 1 I 型滤波器和 II 型滤波器对应的滤波器设计参数

滤波器组	基带速率/ KSPS	A/D 采样率/ MSPS	每一级滤波后的符号速率/KSPS						
			CIC5	CIC5	CIC5	HB6	HB6	FIR4	FIR5
I 型	96 000	1 536	-	-	-	768 000	384 000	96 000	-
II 型	19.2	96	19 200	3 840	768	384	-	96	19.2
	38.4		19 200	3 840	768	-	-	192	38.4
	960		19 200	-	-	-	-	4 800	960
	1 920		19 200	-	-	9 600	-	-	1 920
	9 600		-	-	-	48 000	-	-	9 600

注:KSPS 为千符号每秒(kilo symbols per second),MSPS 为百万次采样每秒(million samples per second)

response filter, FIR)表示为 FIR4,阶数为 30 阶;FIR5 是 5 倍抽取 FIR,阶数为 78 阶。

3.2 仿真结果

(1) 资源消耗

本节对 I 型滤波器组和 II 型滤波器组的资源消耗进行仿真。一组 I 型滤波器组和 II 型滤波器组的资源消耗如表 2 所示。由表 2 可知,信号带宽越小,需要的滤波器数量越多,使用的资源也越大。搭建一个波数组的通信链路,如果不采用动态可重构技术,需要消耗 I 型滤波器中的数字信号处理器(digital signal processing, DSP)资源数为 267,消耗触发器(flip-flop, FF)资源数为 1 362,消耗块内存(block RAM, BRAM)资源数为 134,消耗查找表(look-up table, LUT)资源数为 1 260; II 型滤波器资源按照小

带宽信号选择,大信号带宽将不使用滤波器屏蔽,以基带速率 19.2 KSPS 为例, II 型滤波器需要消耗 DSP 资源数为 805,消耗 FF 资源数为 4 186,消耗 BRAM 资源数为 232,消耗 LUT 资源数为 3 438。

不采用动态可重构技术共计消耗的资源是 I 型和 II 型滤波器消耗资源的总和,共计 DSP 资源数为 1 072,FF 资源数为 5 548, BRAM 资源数为 366, LUT 资源数为 4 968。采用动态可重构技术, I 型滤波器组和 II 型滤波器组分时复用,以 I 型滤波器组和 II 型滤波器资源平均消耗情况统计,共计消耗 DSP 资源数为 475, FF 资源数为 2 440, BRAM 资源数为 167, LUT 资源数为 1 968。

综合上述分析,搭建一个波数组通信链路,采用可重构技术, DSP 资源节省约 55.7%, FF 资源节省

表 2 I 型滤波器组和 II 型滤波器组的资源使用和编译时间统计

滤波器组	基带速率/ KSPS	DSP	FF	BRAM	LUT	静态编译 时间/ms	动态编译 时间/ms
I 型	96 000.0	267	1 362	134	1 260	396	0.024
	19.2	805	4 186	232	3 438	457	0.054
	38.4	715	3 576	222	3 322	442	0.047
II 型	960.0	715	3 576	200	3 322	431	0.042
	1 920.0	590	3 127	180	1 650	412	0.036
	9 600.0	590	3 127	165	1 650	408	0.035
不采用可重构技术	-	1 072	5 548	366	4 968	-	-
采用可重构技术	-	475	2 440	167	1 968	-	-

约 56.0%, BRAM 资源节省约 54.3%, LUT 资源节省约 60.3%。

以赛灵思公司通用 FPGA XC7VX 690T 型号为例, DSP 资源数为 3 600, FF 资源数为 866 400, BRAM 资源数为 1 470, LUT 资源数为 433 200。按照 1.2 节设定, 4 个波束为一组, 带宽共 30 MHz。由于 FPGA 芯片受限资源为 DSP, 不采用可重构技术, 至多放 3 组以上设计, 每个波数组支持业务最小带宽约有 100 组子载波, 最大带宽约有 30 组子载波。假设一个子载波可承载 n 个用户 (通常 $n > 10$), 则最小带宽可以承载 $300n$ 个用户, 最大带宽可承载 $90n$ 个用户。同理, 若采用可重构技术, 以上最多可放 7 组设计, 用户数增至 2.33 倍。芯片越多, 统计复用效果越明显, 用户数增益越大。

(2) 编译时间

本文所提方案分时复用了 FPGA 逻辑资源, 通过分时对 I 型滤波器组和 II 型滤波器组进行切换以及配置不同滤波器组参数, 对 FPGA 的位 (bit) 文件进行动态编译加载。I 型滤波器组和 II 型滤波器组编译时间如表 2 所示, I、II 型滤波器组进行切换时间和 II 型滤波器组参数重配速度可以在 $50 \mu\text{s}$ 内完成, 系统功耗小, 系统升级方便。相比而言传统信道建立方案仅光静态编译时间就达 400 ms, 切换全新通信模式链路需要秒级时延, 如果不提前做硬件资源的冗余备份, 将无法保证客户通信服务质量 (quality of service, QoS) (用户端到端语音时延抖动不超过 50 ms)。

4 结论

针对将宽带中频信号高效转换为单载波基带信号的复杂需求, 传统设计依赖于模拟器件做高带频段信号的变频处理, 导致硬件资源消耗大, 尤其是消耗 FPGA 逻辑资源。为了最大限度地利用逻辑资源, 本文创新性地提出了射频资源池虚拟化方案, 该方案融合了硬件虚拟化和编译虚拟化两大核心策略。在硬件虚拟化层面, 本文构建了一个灵活的 FPGA 逻辑资源池, 通过精细化的多级调度策略, 实现了跨芯片及芯片内部逻辑块的高效互联与资源共

享。这一举措不仅增强了系统的灵活性, 还显著提高了 FPGA 资源的整体利用率。而在编译虚拟化方面, 本文巧妙地将静态编译与动态编译相结合, 既保证了系统基础架构的稳定性, 又赋予了系统快速响应环境变化与信号特性调整的能力。通过优化编译流程与引入快速参数重配机制, 本文成功地将编译时间与参数调整时间不同程度地缩短, 极大地提升了开发效率与系统的自适应能力。仿真验证结果表明, 射频资源池虚拟化方案不仅成功节省了 50.0% 的逻辑资源, 且参数重配平均耗时 $40 \mu\text{s}$, 是静态配置平均耗时 420 ms 的万分之一, 具备高度的可行性和实用性。

参考文献

- [1] 杨力, 潘成胜, 孔相广, 等. 5G 融合卫星网络研究综述[J]. 通信学报, 2022, 43(4): 202 - 215.
- [2] 徐晖, 缪德山, 康绍莉, 等. 面向天地融合的卫星网络架构和传输关键技术[J]. 天地一体化信息网络, 2020, 1(2): 2 - 10.
- [3] Su Y, Liu Y, Zhou Y, et al. Broadband LEO satellite communications: architectures and key technologies[J]. IEEE Wireless Communications, 2019, 26(2): 55 - 61.
- [4] 沈学民, 承楠, 周海波, 等. 空天地一体化网络技术: 探索与展望[J]. 物联网学报, 2020, 4(3): 3 - 19.
- [5] Zhou Y, Liu L, Wang L, et al. Service aware 6G: an intelligent and open network based on convergence of communication, computing and caching[J]. Digital Communication Networks, 2020, 6(3): 253 - 260.
- [6] Zhou Y, Tian L, Liu L, et al. Fog computing enabled future mobile communication networks: a convergence of communication and computing[J]. IEEE Communication Magazine, 2019, 57(5): 20 - 27.
- [7] Gong S, Xing C, Liu H, et al. Hardware-impaired RIS-assisted mmwave hybrid systems: beamforming design and performance analysis[J]. IEEE Transactions on Communications, 2023, 71(4): 2317 - 2334.
- [8] Gong S, Liu H, Dai H X, et al. Hybrid analog-digital transceiver design for RIS-assisted mmwave MIMO communications[J]. IEEE Wireless Communications Letters, 2022, 11(12): 2620 - 2624.

- [9] Liu L, Zhou Y, Yuan J, et al. Economically optimal MS association for multimedia content delivery in cache-enabled heterogeneous cloud radio access networks [J]. IEEE Journal on Selected Areas in Communications, 2019,37(7):1584 – 1593.
- [10] Zhou Y, Liu H, Pan Z, et al. Cooperative multicast with location aware distributed mobile relay selection: performance analysis and optimized design [J]. IEEE Transactions on Vehicular Technology, 2017,66(9):8291 – 8302.
- [11] Zhao Z X, Du Q H, Song H B. Traffic-load learning towards early detection of intrusion in industrial mMTC networks [J]. IEEE Transactions on Industrial Informatics, 2023,19(7):8441 – 8451.
- [12] Hussain B, Du Q H, Sun B, et al. Deep learning-based DDoS-attack detection for cyber-physical system over 5G network [J]. IEEE Transactions on Industrial Informatics, 2021,17(2):860 – 870.
- [13] 陈亮,余少华. 6G 移动通信发展趋势初探 [J]. 光通信研究, 2019,214(4):1 – 8.
- [14] OPPO. 6G:极简多能,构建移动的世界 [EB/OL]. <https://www.oppo.com/content/dam/oppo/common/mkt/footer/OPPO-6G-White-Paper-CN>.
- [15] Chen S, Sun S, Kang S. System integration of terrestrial mobile communication and satellite communication: the trends, challenges and key technologies in 5G and 6G [J]. China Communications, 2020,17(12):156 – 171.
- [16] 裴敬辉,刘爱军,董超颖,等. 卫星通信中心站在资源池化架构下的系统可靠性分析 [J]. 通信技术, 2020,53(2):375 – 381.
- [17] 罗洪斌,张珊,王志远. 异构网络融合共生的需求、挑战与架构 [J]. 电信科学, 2022,38(6):18 – 30.
- [18] 萧放,周一青,林江南,等. 基于超级基站的集中式接入网络架构的物理层虚拟化方法 [J]. 高技术通讯, 2016,26(5):450 – 457.
- [19] Jiao X, Liu W, Flgueiredo F, et al. Radio hardware virtualization for coping with dynamic heterogeneous wireless environments [C] // The 12th EAI International Conference on Cognitive Radio Oriented Wireless Networks. Lisbon, Portugal: Springer, 2017:13 – 24.
- [20] 王力权,翟华,张志丽,等. 基于虚拟化技术的信关站基带资源池设计与实现 [J]. 无线电通信技术, 2020,46(5):585 – 590.
- [21] 徐艳清. 资源池架构对卫星通信地面站网建设的影响 [J]. 通信电源技术, 2020,37(11):160 – 162.
- [22] 章明明. 资源池架构在卫星通信地面站网中的应用分析 [J]. 信息技术与信息化, 2019(7):101 – 102.
- [23] 许多. 异构无线网络面向多业务的垂直切换算法研究 [D]. 长春:吉林大学, 2020.
- [24] 王胡成. 未来移动通信网络架构和移动性管理的若干关键技术研究 [D]. 北京:北京邮电大学, 2018.
- [25] De Flgueiredo F A P, Jiao X, Liu W, et al. Radio hardware virtualization for software-defined wireless networks [J]. Wireless Personal Communications, 2018,100(1):113 – 126.
- [26] Zeng S L, Dai G H, Sun H B, et al. Enabling efficient and flexible FPGA virtualization for deep learning in the cloud [C] // 2020 IEEE 28th Annual International Symposium on Field-Programmable Custom Computing Machines. Fayetteville, USA:IEEE, 2020:102 – 110.
- [27] Miliadis P, Theodoropoulos D, Pnevmatikatos D, et al. Architectural support for sharing, isolating and virtualizing FPGA resources [J]. ACM Transactions on Architecture and Code Optimization, 2024,21(2):1 – 26.
- [28] 王志林,张军. 宽带中频下变频系统的研究与设计 [J]. 科技创新与应用, 2024,14(15):17 – 20.
- [29] Chai Z, Liu W, Wu Q, et al. FPGA virtualization mechanism based on heterogeneous ZYNQ platforms [J]. Journal of Circuits, Systems and Computers, 2019,28(12):1 – 9.
- [30] XILINX. Vivado partial reconfiguration tutorial [EB/OL]. <https://docs.amd.com/r/2021.1-English/ug947-vivado-partial-reconfiguration-tutorial/Introduction>.
- [31] XILINX. Infinite impulse response filter structures in Xilinx FPGAs [EB/OL]. <https://docs.amd.com/v/u/en-US/wp330>.
- [32] XILINX. Multi-channel fractional sample rate conversion filter design using vivado high-level synthesis [EB/OL]. <https://docs.amd.com/v/u/en-US/xapp1236-multi-channel-src-using-hls>.
- [33] XILINX. LVDS source synchronous DDR deserialization [EB/OL]. <https://docs.amd.com/v/u/en-US/xapp1017-lvds-ddr-deseria>.

Research on FPGA virtualization of RF resource pool for multi-mode bearer technology in satellite communications

Zhuo Ruilian^{***}, Shi Jinglin^{***}, Zhou Yiqing^{***}, Liu Yaoqi^{***}, Chen Yang^{***}, Zhao Shiqi^{*}

(^{*} Beijing Key Laboratory of Mobile Computing and Pervasive Device, Institute of Computing Technology, Chinese Academy of Sciences, Beijing 100190)

(^{**} University of Chinese Academy of Sciences, Beijing 100049)

(^{***} Beijing Sylincom Technology Co., Ltd., Beijing 100190)

Abstract

With the continuous surge in global communication demands, satellite networks are experiencing unprecedented rapid development, characterized by the fusion and coexistence of multiple heterogeneous systems. This trend poses unprecedented challenges to the multi-mode switching capabilities of satellite ground gateways. To address this issue, this paper proposes a virtualization technology based on the radio frequency resource pool, which aims to enable the loading of multi-user and multi-mode algorithms under limited hardware resources while meeting the stringent requirements of the system for multi-mode switching delay. By adopting a compilation method that combines static and dynamic compilation, local dynamic configuration on the field-programmable gate array (FPGA) is achieved, facilitating rapid switching between multiple operations to support instant conversion of multi-mode waveforms. Simulation results demonstrate that the combined static-dynamic compilation method can save 50% of FPGA logic resources. Moreover, the average time for parameter reconfiguration is 40 μs , which is merely one ten-thousandth of the average 420 ms required for static configuration, thereby proving the feasibility and practicality of this technology.

Key words: satellite communication, radio frequency resource pool, multi-mode switching, field-programmable gate array virtualization